

ABSTRACT

The present invention can supply power for each circuit section by separating and connecting bus-bar (21d) for each circuit section inside the semiconductor chip (22), and, in 5 addition, can increase the number of pads (22a) for power supply or can use the lead (21a) conventionally used for power supply for signals by further making the best of the characteristics that enable the connection to bus-bar (21d) irrespective of the inner lead (21b) pitch, by making the 10 pitch of the pad (22a) smaller than the pitch of the inner lead (21b), or by forming the pad (22a) in a zigzag arrangement.

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有權機關
國際事務局



(43) 国際公開日
2003年12月18日 (18.12.2003)

PCT

(10) 国際公開番号
WO 03/105226 A1

(51) 國際特許分類⁷:

H01L 23/50

CORP.) [JP/JP]: 〒100-6334 東京都千代田区丸の内二丁目4番1号 Tokyo (JP). **株式会社日立超エル・エス・アイ・システムズ (HITACHI ULSI SYSTEMS CO., LTD.) [JP/JP]:** 〒187-8522 東京都小平市上水本町5丁目22番1号 Tokyo (JP).

(21) 国際出願番号:

PCT/JP03/06151

(22) 國際出願日: 2003年5月16日(16.05.2003)

(25) 国際出願の言語:

日本語

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 佐々木敏夫(SASAKI,Toshio) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内 Tokyo (JP). 伊藤富士夫(ITO,Fujio) [JP/JP]; 〒187-8522 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内 Tokyo (JP). 鈴木博通(SUZUKI,Hiromichi) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内 Tokyo (JP).

(26) 國際公開の言語:

日本語

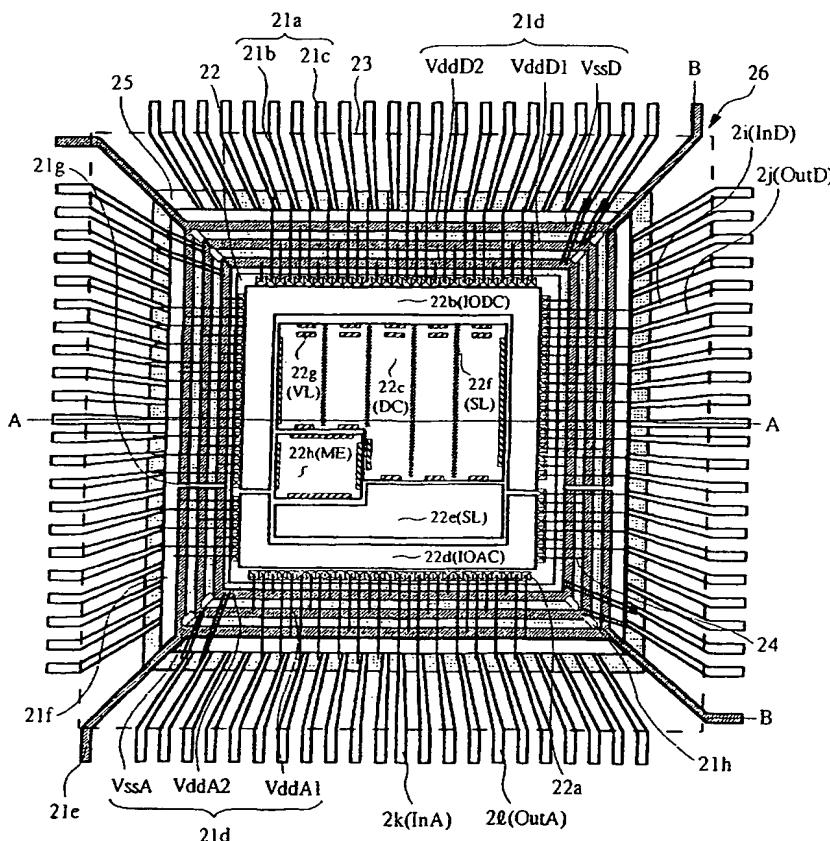
(SASAKI,Toshio) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目 20番 1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 伊藤 富士夫 (ITO,Fujio) [JP/JP]; 〒187-8522 東京都 小平市 上水本町 5丁目 22番 1号 株式会社日立超エル・エス・アイ・システムズ内 Tokyo (JP). 鈴木 博通 (SUZUKI,Hiromichi) [JP/JP]; 〒187-8588 東京都 小平市 上水本町五丁目 20番 1号 株式会社日立製作所 半導体グループ内 Tokyo (JP).

(71) 出願人(米国を除く全ての指定国について): 株式会社ルネサステクノロジ(RENESAS TECHNOLOGY)

〔有葉綱〕

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: Bus bars (21d) are connected separately for every circuit part in a semiconductor chip (22) so as to supply power source for every circuit part. The feature of connectability to the bus bars (21b) regardless of the pitch of inner leads (21b) is utilized to reduce the pitch of pads (22a) below that of the inner leads (21b), or to arrange the pads (22a) in a staggered form. Thus, the power source pads (22a) are increased, and the leads (21a) used for power source conventionally are utilized for signal.

(57) 要約: 半導体チップ (22) 内の回路部ごとにバスバー (21d) を分離して接続することにより、前記回路部ごとに電源を供給することができ、さらにインナリード (21b) のピッチに無関係にバスバー (21d) へ接続できる特徴を生かして、パッド (22a) のピッチをインナリード (21b) のピッチより小さくしたり、パッド (22a) を千鳥配置にするなどして、電源用のパッド (22a) を増やしたり、從来電源用に使用していたリード (21a) を信号用などに利用することができる。

WO 03/105226 A1